



单节 28V/3A，带 JEITA 温度检测的开关降压型电池充电管理芯片

1 主要特点

- 易于配置的独立型充电管理芯片
- 单个输入，支持 USB 输入和高电压适配器输入
 - 支持 4.1V 至 6.5V 输入电压范围，绝对最大输入电压额定值可达 28V
 - 动态管理输入电压 (VINDPM)，并跟踪电池电压
- 1.2MHz 高效的同步开关模式降压充电管理芯片
 - 5V 输入 2A 充电电流时充电效率可达 93.3%
- 无外部输入电流和充电电流检测电阻
- 高集成度
 - 集成反向阻断和同步开关 MOSFET
 - 输入电流和充电电流片内采样
 - 环内内部补偿
 - 集成自举二极管
- 充电电压可编程 (3.6V, 3.7V, 4.1V, 4.2V, 4.35V, 4.4V, 4.55V)
- 充电电流可编程 (3.0A 快速充电电流)
- 128°C 时充电电流热调节
- 预充电电流：快速充电电流的 10%
- 终止电流：快速充电电流的 10%
- 充电精度
 - 充电电压精度 $\pm 0.5\%$
 - 充电电流精度 $\pm 10\%$
- 集成多种安全保护措施
 - 热调节和热关断
 - 输入欠压锁定 (UVLO) 和过压保护 (OVP)
 - 电池过充保护
 - 预充电和快速充电定时器保护
 - 管脚 ICHG 短路或开路保护
 - JEITA 电池温度保护
 - STAT 用于故障报告
- 封装类型：QFN3×3-16

2 典型应用

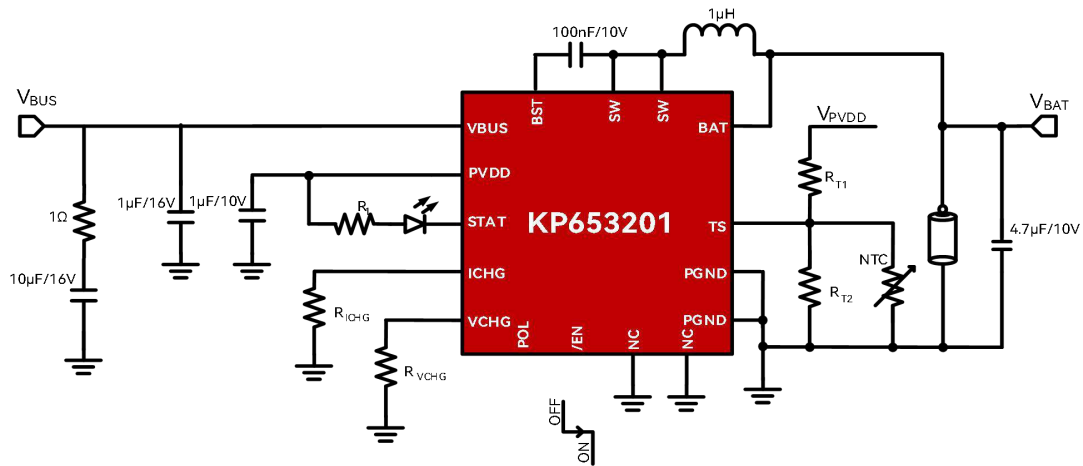
- 无线扬声器
- 条形码扫描仪
- 游戏
- 底座充电器
- 无线电动工具
- 楼宇自动化
- 医疗
- 摄像头
- 电子烟

3 产品描述

KP653201 是一款高度集成的单节独立型开关降压模式充电管理芯片，适用于锂离子、锂聚合物和磷酸铁锂电池充电。它支持 4.1V 至 6.5V 的输入电压的工作范围和 3A 的快速充电电流。无需外部输入电流和充电电流检测电阻，该器件的片内采样技术，可节约成本，节省空间，减小发热，实现更高的充电效率。



简化应用电路



4 订购信息

订购型号 ⁽¹⁾	封装形式	环保等级	湿气敏感性等级	包装形式	标识码
KP653201QGA	QFN3×3-16	无卤	3	编带盘装，3000 颗/卷	KP653201

- (1) KP653201 Q G A
- 包装代码 A: 编带盘装
 - 环保代码 G: 无卤
 - 封装代码 Q: QFN3×3-16
 - 产品型号

器件选型对比表

订购型号	输入电压范围	输入过压保护	电池满充电压	截止电流	VINDPM	电池温度监测	充电指示功能	封装
KP653201QGA	4.1V ~ 6.5V	7.1V	多档位可调	10%I _{CC} 不可调	4.11V 或跟随电池电压变化	是	是	QFN3×3-16

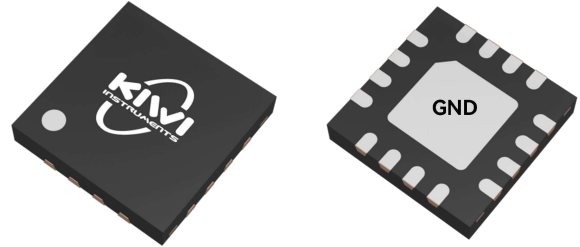
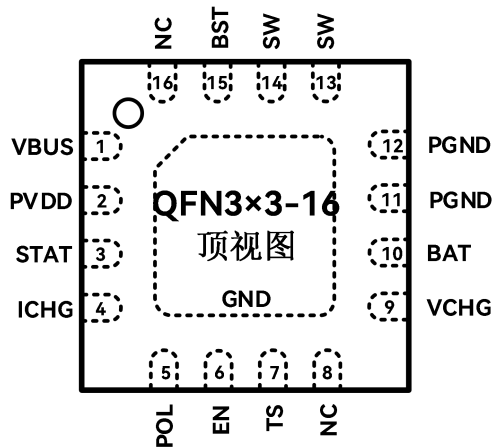
5 产品标记

KP653201 标识码
XXXXXXXXXX 晶圆批次代码
YWWZZF Y: 年份代码 WW: 周代码
ZZ: 流水码 F: 内控码⁽¹⁾

(1) 晶圆批次代码、年份代码、周代码、流水码、内控码实际内容为数字或字母



6 管脚定义



6.1 管脚功能描述

管脚	名称	类型 ⁽¹⁾	描述
1	VBUS	P	充电输入电压，VBUS 对地放置一个 RC ($R = 1\Omega$, $C = 10\mu\text{F}/16\text{V}$) 和一个 $1\mu\text{F}/16\text{V}$ 的 X7R 陶瓷电容并联，并尽可能靠近 VBUS 管脚；对于存在 24V 热插拔的应用，建议 VBUS 对地放置一个 RC ($R = 1.5\Omega$, $C = 10\mu\text{F}/35\text{V}$) 和一个 $1\mu\text{F}/35\text{V}$ 的 X7R 陶瓷电容并联，并尽可能靠近 VBUS 管脚
2	PVDD	P	低侧开关管驱动电路的供电电源，管脚对地放置一个 $1\mu\text{F}$ 的去耦电容，并尽可能靠近 PVDD 管脚
3	STAT	AO	充电状态指示管脚，此脚是开漏输出。通过一个限流电阻和发光二极管上拉至 PVDD，来显示充电状态
4	ICHG	AI	充电电流编程管脚，通过 ICHG 对地高精度电阻来设置充电电流的大小 $I_{\text{CHG}} = 50000 (\text{A} \cdot \Omega) / R_{\text{ICHG}} (\Omega)$ ；ICHG 管脚短路或开路时，停止充电，并且 STAT 以 1Hz 频率闪灯
5	POL	AI	EN 管脚的极性选择管脚
6	EN	AI	芯片禁用输入。POL 浮空时，芯片在 EN 拉低时被使能，在 EN 拉高时被禁用；POL 接地时，芯片在 EN 拉高时被使能，在 EN 拉低时被禁用
7	TS	AI	电池温度电压采样管脚。通过一个负温度系数 (NTC) 电阻和一个从 PVDD 到 TS 和从 TS 到地的电阻分压器来设定温度检测窗口。当电池温度超出设定的温度范围时，充电被禁止。当 TS 管脚不用时，从 PVDD 到 TS 电阻为 $10\text{k}\Omega$ ，从 TS 到地的电阻为 $13.3\text{k}\Omega$ ，NTC 电阻建议采用 103AT-2
8	NC	-	不接，此脚浮空或接地
9	VCHG	AI	充电电压编程管脚，通过 VCHG 管脚对地电阻设置电池满电电压。
10	BAT	AI	电池电压采样管脚，BAT 管脚接电池的正极和电感输出端，BAT 管脚对地放置一个 $4.7\mu\text{F}/10\text{V}$ 的陶瓷电容，并尽可能靠近 BAT 管脚
11	PGND	G	Power Ground



12	PGND	G	Power Ground
13	SW	P	连接输出电感
14	SW	P	连接输出电感
15	BST	P	高侧开关管驱动的供电电源，在 BST 和 SW 之间连接 100nF 的自举电容
16	NC	-	此脚接地
17	Thermal Pad	-	芯片散热焊盘，同时也是芯片的接地焊盘，通过热焊盘足够多的过孔接至 PCB 的 Ground Plane

(1) P - 功率；G - 地；AI - 模拟输入；AO - 模拟输出

7 产品参数

7.1 极限参数

除非另有说明，以下参数皆在 -40°C 至 128°C 的工作结温范围内满足要求。

参数		最小值	最大值	单位
电压范围 ⁽¹⁾	VBUS	-0.3	28	V
	SW	-0.3	20	V
	BST	-0.3	25.5	V
	BAT	-0.3	15	V
	ALL TO OTHER PIN	-0.3	5.5	V
	BST to SW	-0.3	5.5	V
T _J ⁽²⁾	结温工作范围	-40	150	°C
T _{STG}	储存温度范围	-65	150	°C
T _{SDR}	焊接温度，10s	/	260	°C

(1) 超出列表极限参数可能会对芯片造成永久性损坏。极限参数仅用作标识应力等级，在超出推荐工作条件的情况下芯片可能无法正常工作。过度暴露在超出推荐工作条件下，可能会影响芯片的可靠性。

(2) 工作结温长时间大于 128°C 时，可能会降低器件使用寿命。

7.2 防静电等级

参数		值	单位
V _{ESD}	人体模型 (HBM) ⁽¹⁾	±2000	V
	充电器件模型 (CDM) ⁽²⁾	±500	V

(1) JEDEC 文件 JEP155 指出，500-V HBM 满足使用标准 ESD 控制流程的安全制造要求。

(2) JEDEC 文件 JEP157 指出，250-V CDM 满足使用标准 ESD 控制流程的安全制造要求。



7.3 推荐工作条件

除非另有说明, 以下参数皆在 -40°C 至 128°C 的工作结温范围内满足要求。

参数		最小值	最大值	单位
VBUS	输入电压范围	4.1	6.5	V
I_{CHG}	充电电流范围	0	3000	mA
$V_{\text{BAT_REG}}$	电池充电电压范围	3.6	4.55	V
SW	电压范围	0	12	V
其他管脚	PVDD、STAT、ICHG、POL、EN、TS、VCHG	0	5.5	V
T_{J}	结温工作范围	-40	128	$^{\circ}\text{C}$
C_{VBUS}	VBUS 管脚推荐滤波电容	10		μF
C_{BAT}	BAT 管脚推荐滤波电容	4.7		μF
L	推荐电感值	1.0		μH

7.4 热性能参数

参数		KP653201	单位
		QFN3×3-16	
$R_{\theta\text{JA(EVM)}}^{(1)}$	结到环境的热阻值 (基于相应评估板)	45.8	$^{\circ}\text{C/W}$

(1) $R_{\theta\text{JA(EVM)}}$ 是基于相应评估板实际工作时测量得到的热阻信息。评估板信息: 60mm×80 mm, FR-4, TG150, 1.6mm 板厚, 2 层板 1 Oz 铜箔。测试条件: $V_{\text{BUS}} = 5\text{V}$, $V_{\text{BAT}} = 4\text{V}$, $I_{\text{BAT}} = 2\text{A}$, $T_{\text{A}} = 25^{\circ}\text{C}$ 。此热阻值仅供参考, 实际热阻与 PCB 的板材、布局布线及测试环境等条件有关。

7.5 电气参数

除非另有说明, 以下参数的典型值皆在 $V_{\text{BUS}} = 5\text{V}$, $T_{\text{A}} = 25^{\circ}\text{C}$ 条件下测试得出, 最小值和最大值则是通过设计、样品测试及批量生产制造通过的参数测试决定的。

符号	参数	测试条件	最小值	典型值	最大值	单位
静态电流						
$I_{\text{VBUS_REVS}}^{(1)}$	BAT/SW 到 VBUS 反向阻断电流; $T_{\text{J}} = -40^{\circ}\text{C} - 65^{\circ}\text{C}$	$V_{\text{BAT}} = V_{\text{SW}} = 4.5\text{V}$, VBUS 短到地, 测试 V_{BUS} 的反向电流	-	0.07	-	μA
$I_{\text{Q_VBUS_DIS}}^{(1)}$	关断模式下 VBUS 的漏电流; $T_{\text{J}} = -40^{\circ}\text{C} - 85^{\circ}\text{C}$	$V_{\text{BUS}} = 5\text{V}$, $V_{\text{BAT}} = 4$, 禁止充电, POL 浮空, EN 拉高		3.5		μA
$I_{\text{Q_BAT_HIZ}}^{(1)}$	HIZ 模式下 BAT and SW 管脚漏电流; $T_{\text{J}} = -40^{\circ}\text{C} - 85^{\circ}\text{C}$	$V_{\text{BAT}} = V_{\text{SW}} = 4.5\text{V}$, VBUS 浮空		0.17		μA
$I_{\text{VBUS}}^{(1)}$	Buck 模式下输入电流	$V_{\text{BUS}} > V_{\text{BUS_UVLOZ}}$, $V_{\text{BUS}} > V_{\text{BAT}}$, 充电使能, V_{BAT} full		800		μA



VBUS 供电及保护						
V_{VBUS_OP}	V_{BUS} 工作范围	测 V_{BUS}	4.1	-	6.5	V
$V_{VBUS_UVLO_R}$	V_{BUS} 欠压上升阈值	V_{BUS} 上升	3.0	3.6	3.8	V
$V_{VBUS_UVLO_HYST}^{(1)}$	V_{BUS} 欠压下降迟滞	V_{BUS} 下降		347		mV
V_{BUS_LOWV}	PVDD 启动时 V_{BUS} 电压	V_{BUS} 上升, PVDD 启动, $V_{BAT} = 3.2V$	3.8	3.9	4.0	V
$V_{BUS_LOWV_HYST}^{(1)}$	PVDD 关断时 V_{BUS} 电压迟滞	V_{BUS} 下降, PVDD 关断, $V_{BAT} = 3.2V$		242		mV
V_{SLEEP}	进入休眠模式时 V_{BUS} 阈值	V_{BUS} 下降, $V_{BUS}-V_{BAT}$, $V_{BUS_LOWV} < V_{BAT} < V_{BATREG}$	20		120	mV
V_{SLEEPZ}	退出休眠模式时 V_{BUS} 阈值	V_{BUS} 上升, $V_{BUS}-V_{BAT}$, $V_{BUS_LOWV} < V_{BAT} < V_{BATREG}$	110	198	295	mV
V_{BUS_OVP}	V_{BUS} 过压上升阈值	V_{BUS} 上升, converter 停止开关	6.83	7.1	7.21	V
$V_{BUS_OVP_HYST}^{(1)}$	V_{BUS} 过压下降迟滞	V_{BUS} 下降, converter 恢复开关		333		mV
功率开关管						
$R_{DS(on)_{Q1_Q2}}^{(1)}$ (RB and HS)	顶部反向阻断 MOSFET 导通电阻	$T_A = 25^{\circ}C$, $V_{PVDD} = 4.3V$		105		m Ω
$R_{DS(on)_{Q3(LS)}}^{(1)}$	低侧 MOSFET 导通 电阻	$T_A = 25^{\circ}C$, $V_{PVDD} = 4.3V$		71		m Ω
Buck 工作模式						
F_{SW}	PWM 转换频率	SW 频率	1	1.2	1.38	MHz
$D_{max}^{(1)}$	最大 PWM 占空比	SW		95		%
电池充电调节						
$V_{BATREG}^{(1)}$	充电电压调节, $T_J = -40^{\circ}C - 85^{\circ}C$	$R_{VCHG} < 20k\Omega$, 通常 V_{CHG} 短到地	3.582	3.6	3.618	V
		$R_{VCHG} > 140k\Omega$, typ. = 150k Ω	3.681	3.7	3.718	V
		$50k\Omega < R_{VCHG} < 70k\Omega$, typ. = 59k Ω	4080	4.1	4.121	V
		$30k\Omega < R_{VCHG} < 50k\Omega$, typ. = 40.2k Ω	4.179	4.200	4.221	V
		$70k\Omega < R_{VCHG} < 90k\Omega$, typ. = 80.2k Ω	4.328	4.350	4.371	V
		$90k\Omega < R_{VCHG} < 110k\Omega$, typ. = 100k Ω	4.378	4.400	4.422	V
		$110k\Omega < R_{VCHG} < 130k\Omega$, typ. = 120k Ω	4.528	4.55	4.572	V
I_{CHG}	充电电流调节	$I_{CHG} = 0.5A$, $R_{ICHG} = 100k\Omega$	0.4	0.5	0.6	A
		$I_{CHG} = 1A$, $R_{ICHG} = 50k\Omega$	0.9	1.0	1.1	A
		$I_{CHG} = 1.72A$, $R_{ICHG} = 29.1k\Omega$	1.55	1.72	1.89	A
$I_{PRECHG}^{(1)}$	预充电电流调节	$I_{CHG} = 0.5A$, 10% of I_{CHG} , $R_{ICHG} = 100k\Omega$		50		mA



		$I_{CHG} = 1A, 10\% \text{ of } I_{CHG},$ $R_{ICHG} = 50k\Omega$	80	100	120	mA
		$I_{CHG} = 1.72A, 10\% \text{ of } I_{CHG},$ $R_{ICHG} = 29.1k\Omega$	138	172	206	mA
		$I_{CHG} = 0.5A, 10\% \text{ of } I_{CHG},$ $R_{ICHG} = 100k\Omega$		50		mA
$I_{TERM}^{(1)}$	充电截止电流调节	$I_{CHG} = 1A, 10\% \text{ of } I_{CHG},$ $R_{ICHG} = 50k\Omega$	80	100	120	mA
		$I_{CHG} = 1.72A, 10\% \text{ of } I_{CHG},$ $R_{ICHG} = 29.1k\Omega$	138	172	206	mA
$V_{BAT_SHORT_R}^{(1)}$	电池短路上升阈值	电池短路到预充电模式		2.2		V
$V_{BAT_SHORT_F}^{(1)}$	电池短路下降阈值	预充电模式至电池短路		2		V
$I_{BAT_SHORT}^{(1)}$	电池短路时充电电流	$V_{BAT} < V_{BAT_SHORT_F}$		35		mA
$V_{BAT_LOWV_R}$	上升阈值	预充电至快速充电模式	2.9	3.0	3.1	V
$V_{BAT_LOWV_F}$	下降阈值	快速充电至预充电模式	2.6	2.7	2.8	V
V_{RECHG_HYST}	低于 V_{RECHG} 时恢复充电迟滞	V_{BAT} 下降	80	160	216	mV
输入电压/电流调节						
V_{INDPM_MIN}	最小输入电压调节值	$V_{BAT} = 3.5V$, 测 VBUS pin	4.0	4.11	4.2	V
V_{INDPM}	输入电压调节	$V_{BAT} = 4V$, 测 VBUS pin, $V_{INDPM} = 1.0783 \times V_{BAT} + 60mV$	4.24	4.373	4.506	V
I_{INDPM_3A}	输入电流调节	$V_{BUS} = 5V$	3.00	3.5	3.8	A
电池过压保护						
$V_{BAT_OVP_R}$	电池过压上升阈值	V_{BAT} 上升至 V_{RECHG} 的百分比	101.9	103.5	105	%
$V_{BAT_OVP_F}$	电池过压下降阈值	V_{BAT} 下降至 V_{RECHG} 的百分比	100	101.6	103.1	%
转换器保护						
$V_{BST_REFRESH}$	自举电路刷新比较器阈值	$V_{BUS} = 5V$, 下管 Q3 请求再次开通时的 ($V_{BST} - V_{SW}$)	3.42	3.6	3.95	V
$V_{BST_REFRESH_HYST}^{(1)}$	自举电路刷新比较器迟滞	$V_{BUS} = 5V$, 下管 Q3 请求再次开通时的 ($V_{BST} - V_{SW}$)		766		mV
I_{HSFET_OCP}	上管 Q2 每周周期过流限制阈值		5	5.7	6.7	A
STAT 状态指示						
I_{STAT_SINK}	STAT PIN 吸收电流		6			mA
$F_{BLINK}^{(1)}$	STAT PIN 闪烁			1		Hz
$F_{BLINK_DUTY}^{(1)}$	STAT PIN 闪烁占空比			50		%
热温调节和过温关断保护						
T_{REG}	结温调节精度		115	128	141	°C
$T_{SHUT}^{(1)}$	过温关断上升阈值	温度上升		150		°C
	过温关断下降阈值	温度下降		125		°C



PVDD LDO						
$V_{PVDD}^{(1)}$	PVDD LDO 输出电压	$V_{BUS} = 5V$, 无负载		4.7		V
充电电流 ICHG 设定						
V_{ICHG}	ICHG PIN 电压		993	998	1003	mV
$R_{ICHG_SHORT_FALL}^{(1)}$	禁止充电时短路阻抗	R_{ICHG} Falling		9.9		k Ω
$R_{ICHG_SHORT_RISE}^{(1)}$	短路时恢复充电对地阻抗	R_{ICHG} Rising		13.6		k Ω
$R_{ICHG_OPEN_RISE}^{(1)}$	禁止充电时开路阻抗	R_{ICHG} Rising		300		k Ω
$R_{ICHG_OPEN_FALL}^{(1)}$	开路时恢复充电阻抗	R_{ICHG} Falling		185		k Ω
$R_{ICHG_HIGH_RISE}^{(1)}$	预充电流和截止电流钳至 40mA 时的 ICHG 电阻	R_{ICHG} Rising, $R_{ICHG_OPEN_RISE} > R_{ICHG} > R_{ICHG_HIGH_RISE}$		125		k Ω
$R_{ICHG_HIGH_FALL}^{(1)}$	预充电流和截止电流退出 40mA 的钳位电流	R_{ICHG} Falling		85		k Ω
JEITA 温度调节比较器						
$V_{T1}\%$	温度低于 T1 (0°C) 时, 停止充电	V_{TS} 升至 V_{PVDD} 的百分比时, 停止充电	72.68	73.5	74.35	%
$V_{T1}\%$	温度上升, V_{TS} 下降	相对于 V_{PVDD} 的百分比	70.68	71.5	72.33	%
$V_{T2}\%$	温度降到 T2 (10°C) 时, 充电电流降 20% $\times$ ICHG	V_{TS} 升至 V_{PVDD} 的百分比	67.7	68.5	69.5	%
$V_{T2}\%$	温度上升, V_{TS} 下降	相对于 V_{PVDD} 的百分比	66.5	67.3	68.2	%
$V_{T3}\%$	温度高于 T3 (45°C) 时	V_{TS} 下降至 V_{PVDD} 的百分比	46.35	47.25	48.15	%
$V_{T3}\%$	温度下降, V_{TS} 上升	相对于 V_{PVDD} 的百分比	47.35	48.25	49.15	%
$V_{T5}\%$	温度高于 T5 (60°C) 时, 停止充电	V_{TS} 下降至 V_{PVDD} 的百分比	36.95	37.75	38.55	%
$V_{T5}\%$	温度下降, V_{TS} 上升	相对于 V_{PVDD} 的百分比	37.95	38.75	39.55	%
逻辑接口 (EN, POL)						
V_{IOL}	输入低阈值	下降			0.4	V
V_{IH}	输入高阈值	上升	1.3			V
$I_{BIAS}^{(1)}$	EN PIN 高电平漏电流	EN 上拉至 1.8V		1.0		μ A
电池充电定时保护						
t_{SAFETY_FAST}	充电安全定时	快充安全定时 20 个小时	15	20	24	hr
t_{SAFETY_PRE}	充电安全定时	预充安全定时	1.5	2	2.5	hr

(1) 参数由设计保证, 在批量生产时进行功能性测试。



7.6 参数特性曲线

除非另有说明, 以下皆在 $V_{BUS} = 5V$, $T_A = 25^\circ C$ 条件下测试得出。

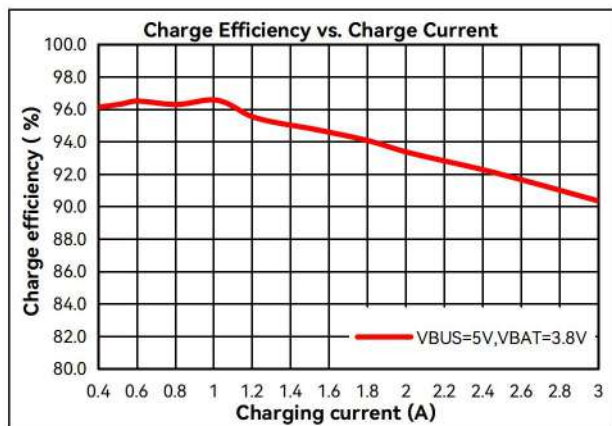


图 7-1 充电效率 vs 充电电流

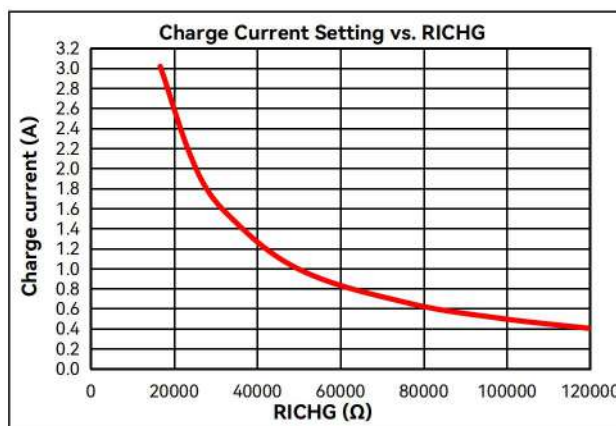


图 7-2 充电电流设置 vs RICHG

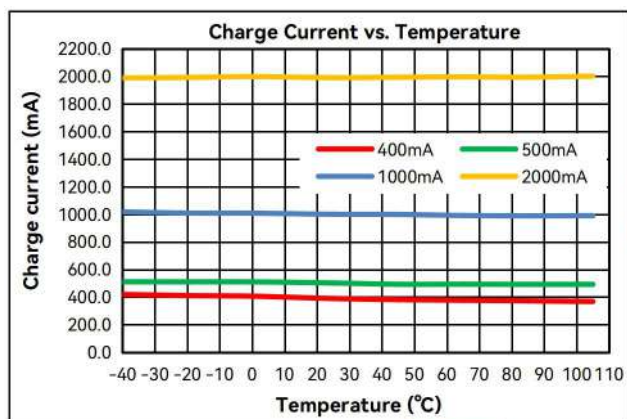


图 7-3 充电电流 vs 温度

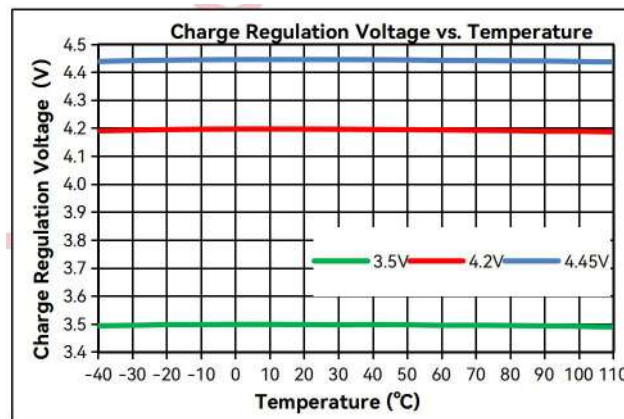


图 7-4 满充电压 vs 温度

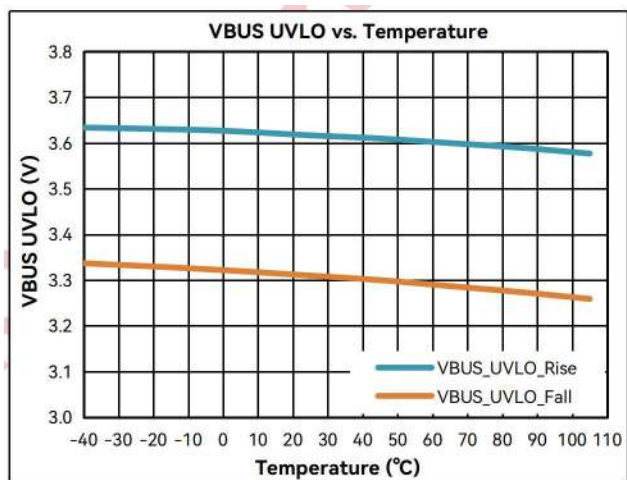


图 7-5 输入 UVLO vs 温度

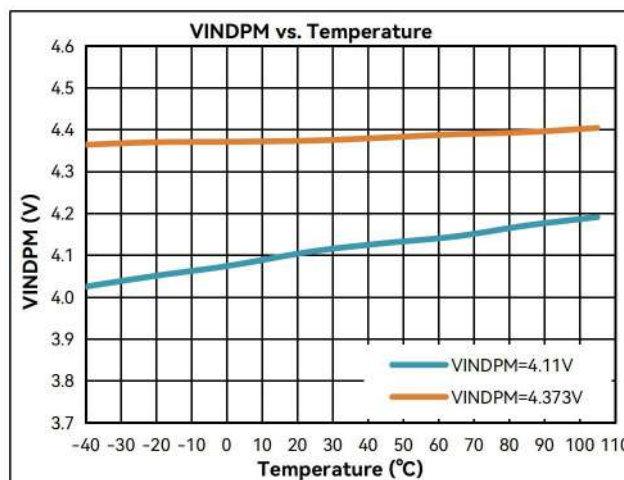
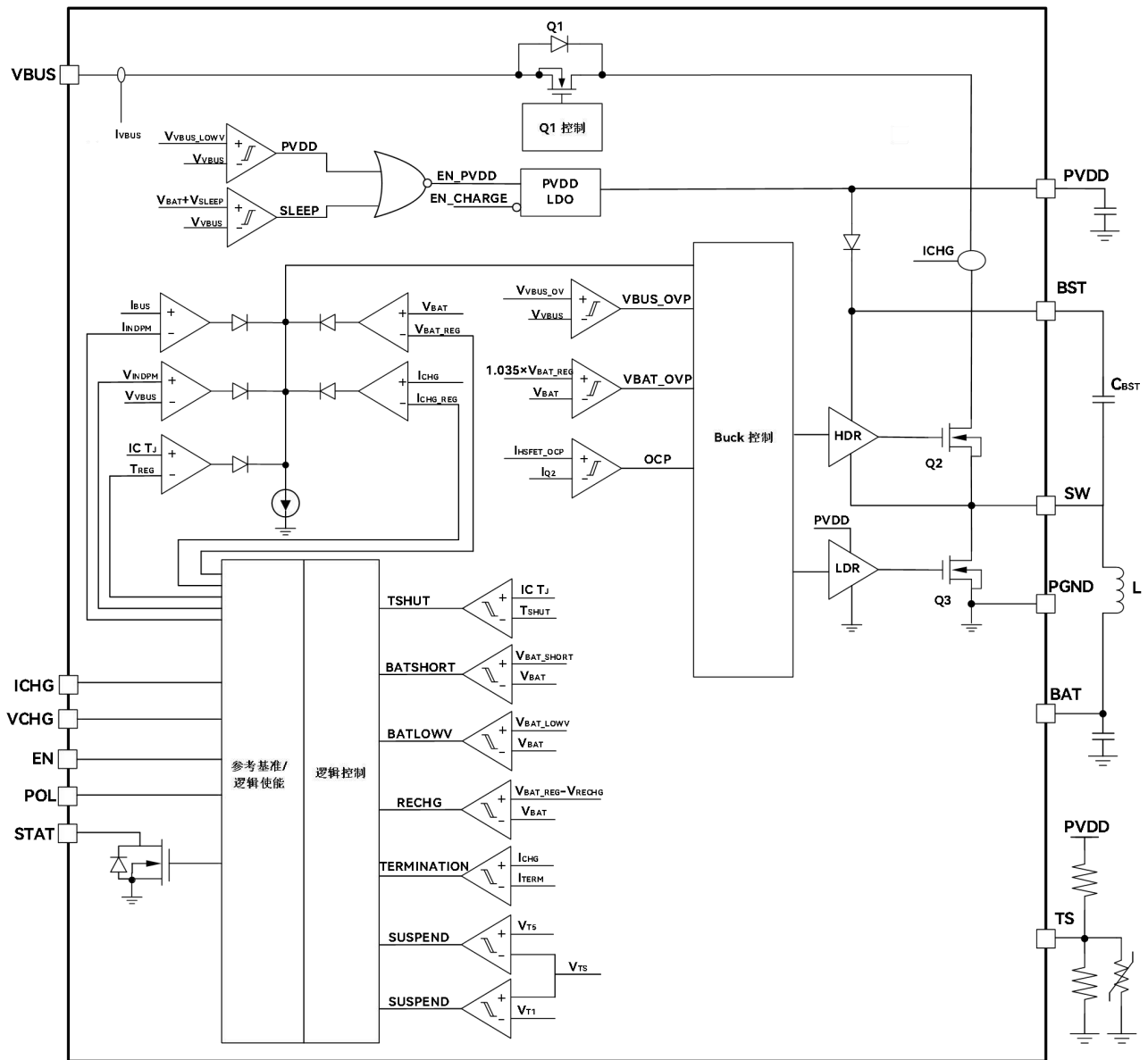


图 7-6 VINDPM 阈值 vs 温度



8 功能框图





9 功能描述

KP653201 是一款输入 28V 耐压的高度集成的独立型开关模式充电管理芯片, 支持单节锂离子、锂聚合物电池或磷酸铁锂电池充电, 充电电压和充电电流均可通过外部电阻可调。KP653201 内部集成了输入反向阻断的功率管 RBFET (Q1)、开关上管 HSFET (Q2) 和开关下管 LSFET (Q3), 同时内部还集成了用于给上管 Q2 驱动和电流检测电路供电的自举二极管。

9.1 输入上电启动

KP653201 的 EN 管脚用于使能或禁用该芯片。当芯片被 EN 设成禁用模式时, 芯片被关闭, VBUS 上消耗的电流最小。当芯片被 EN 使能时, 如果 VBUS 电压升到 $V_{BUS_UVLO_R}$ 以上, 该芯片会给部分内部偏置和比较器供电并开始上电复位 (POR)。

PVDD 为内部偏置电路、上管 HSFET 和下管 LSFET 供电。PVDD 同时也为 STAT 状态指示灯供电。当以下条件都满足时, PVDD 被使能启动:

- 芯片被 EN 脚使能
- V_{BUS} 高于 $V_{BUS_UVLO_R}$ 欠压阈值
- V_{BUS} 高于 $V_{BAT}+V_{SLEEPZ}$
- 等待 SLEEP 比较器去毛刺时间、VCHG 检测时间和 PVDD 启动延迟时间

PVDD 只能由 VBUS 供电, 当 VBUS 不在时, PVDD 会被关断; PVDD 短路时, 芯片不会被关断。

9.2 充电管理芯片上电启动

当 PVDD 启动后, 如果没有故障发生, 充电管理芯片会以软启方式上电。如果存在任何故障, 充电管理芯片将保持关闭状态, 直到故障清除。以下任何故障都会终止充电管理芯片上电启动:

- $V_{BUS} > V_{BUS_OVP}$
- TS 管脚发生冷/热故障
- $V_{BAT} > V_{BATOV}$

- 安全定时器故障
- ICHG 管脚发生开路或者短路
- 芯片结温发生过温保护

POL 浮空, 充电管理芯片在 EN 拉低时使能充电, 在 EN 拉高时禁止充电。

当 VBUS 被移除时, 器件进入 HIZ 模式, 从电池到 BAT 脚和 SW 脚的漏电流低于 $I_{Q_BAT_HIZ}$ 。

9.3 输入上电启动

9.3.1 电池充电过程

KP653201 输入电压范围从 4.1V 到 6.5V, 恒定充电电流范围从 400mA 到 3A, 支持单节锂离子、锂聚合物或磷酸铁锂电池充电, 并带有 JEITA 电池温度监测功能。充电截止电压由 VCHG 管脚外部电阻设定, 充电电流由 ICHG 管脚外部电阻设定。当充电电压高于充电截止电压 ($V_{BATREG}-V_{RECHG_HYST}$), 充电电流低于截止电流阈值 I_{TERM} , 并且芯片不处于 IINDPM 环或热调节状态时, 充电管理芯片将终止充电周期。当一个充满电的电池电压被放电到低于充电阈值时, KP653201 会自动开启一个充电周期, 并且安全定时器会被复位。

STAT 管脚用于指示充电状态, 即充电 (低电平)、充满或充电禁用 (高电平)、充电故障 (闪烁)。KP653201 对电池的充电分四个阶段: 电池短路, 预充电, 恒流充电, 恒压充电。KP653201 根据 VCHG 管脚设置的充电截止电压、ICHG 管脚设置的充电电流以及实际的电池电压对电池进行充电。电池短路时的充电电流由内部线性稳压器单独提供。在预充电阶段, KP653201 以设定的恒流充电电流的 10% 对电池进行充电。当 $R_{ICHG_HIGH_RISE} < R_{ICHG} < R_{ICHG_OPEN_RISE}$, 预充电电流被钳至 40mA, 当 $R_{ICHG} > R_{ICHG_OPEN_RISE}$, 禁止充电。表 9-1 列出了充电电流, 图 9-1 画出了充电过程曲线:



表 9-1 充电电流

充电阶段	电池电压	充电电流	典型值
电池短路	$V_{BAT} < V_{BAT_SHORT}$	I_{BAT_SHORT}	35mA
预充电	$V_{BAT_SHORT} < V_{BAT} < V_{BAT_LOWV}$	I_{PRECHG}	$10\% \times I_{CHG} (I_{PRECHG} > 40mA)$
恒流充电	$V_{BAT} > V_{BAT_LOWV}$	I_{CHG}	$I_{CHG}(A) = 50k(A \cdot \Omega) / R_{ICHG}(\Omega)$

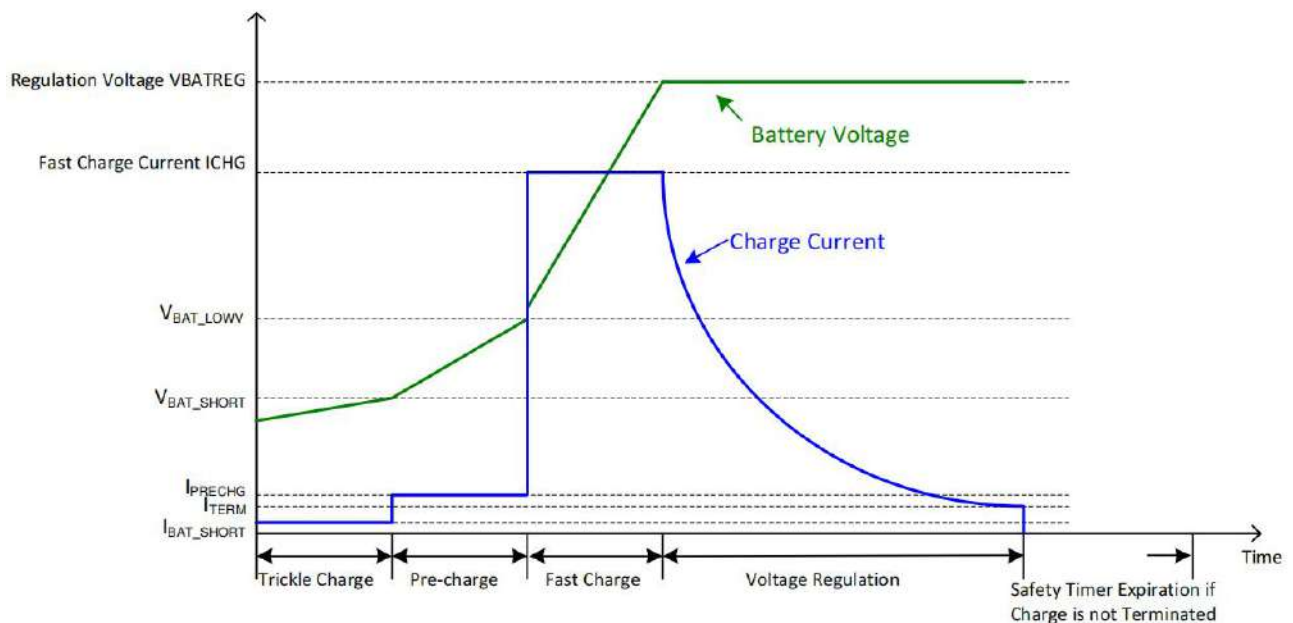


图 9-1 电池充电过程图

当电池电压高于充电截止电压，充电电流低于充电截止电流，KP653201 就会终止此充电周期。当充电周期完成后，转换器会停止工作，充电终止，系统负载由电池供电。当 KP653201 处于输入电流调节或热调节模式时，充电安全定时器以一半的速率计数，充电截止功能暂时被禁用。如果 $R_{ICHG} < R_{ICHG_HIGH_FALL}$ ，充电截止电流为设定恒流电流的 10%，如果 $R_{ICHG} > R_{ICHG_HIGH_RISE}$ ，充电截止电流被钳至 40mA。

充电结束后，当电池电压再次下降至充电阈值 ($V_{BAT_REG} - V_{RECHG_HYST}$) 以下，新的充电周期就会在安全定时器复位后被开启。

9.3.2 安全定时器

KP653201 内置充电安全定时器，防止电池异常时对电池过充。当 $V_{BAT} > V_{BAT_LOWV}$ 时，安全定时器为 20 个小时，当 $V_{BAT} < V_{BAT_LOWV}$ 时，安全定时器为

2 个小时。当安全定时器计满后，充电被禁止，直到定时器被复位。当满足以下任一条件时，安全定时器被复位并重新充电：

- VBUS 电压被重置
- EN 管脚被重置

如果安全定时器计满并且电池电压高于充电阈值，充电被禁止并且 STAT 状态为高；如果安全定时器计满且电池电压低于充电阈值，充电被禁止并且 STAT 闪烁报错。安全定时器故障会被复位清掉。

在输入电流调节、热调节、JEITA COOL 和 WARM 期间，安全定时器以一半的速率计数并且定时时间翻倍。在 TS 报错、 V_{BUS_OVP} 、 V_{BAT_OVP} 、 I_{CHG} 管脚开路或短路以及热关断保护期间，安全定时器会暂停计数；一旦报错被清除，安全定时器又可恢复计数。



9.3.3 热敏电阻温度检测

KP653201 提供一个 TS 输入管脚以监测电池温度。为了提高锂离子电池充电的安全性，2007 年 4 月 20 日发布了 JEITA 准则。该准则强调在某些低温和高温环境下，尽量避免过高的充电电流和过高的充电电压。为了开启充电周期， V_{TS} 必须在 $V_{T1}\%$ 至 $V_{T5}\%$ 范围内。如果 $V_{TS} > V_{T1}\%$ 或 $V_{TS} < V_{T5}\%$ ，充电管理芯片会停止充电，直到电池温度恢复至 T1 到 T5 范围内。

在 Cool (T1 ~ T2) 温度范围内，如果 $R_{ICHG} < R_{ICHG_HIGH_FALL}$ ，充电电流是设定恒流的 20%；如果 $R_{ICHG} > R_{ICHG_HIGH_RISE}$ ，充电电流是设定恒流的 50%。在 Normal (T2 ~ T3) 温度范围内，充电管理芯片以 ICHG 管脚设定的电流对电池进行充电。在 Warm (T3 ~ T5) 温度范围内，若充电截止电压设定大于等于 4.1V，充电截止电压降至 4.1V，充电电流降为设定恒流的 50%；如果充电截止电压设定低于 4.1V，在 T3 ~ T5 温度范围内充电截止电压降至 3.5V。

电池温度 T1 ~ T5 由电阻 RT1 和 RT2 设定。 NTC_{T1} 表示的是在温度 T1 时热敏电阻的阻值， NTC_{T5} 表示的是在温度 T5 时热敏电阻的阻值。电池充电温度范围一般选为 0°C ~ 60°C，对于一个 103AT-2 的 NTC 电阻，0°C 时 $NTC_{T1} = 28.22k\Omega$ ，60°C 时 $NTC_{T5} = 3.04k\Omega$ 。从以下公式中可以推算出 $RT1 = 4.3k\Omega$ ， $RT2 = 21k\Omega$ 。

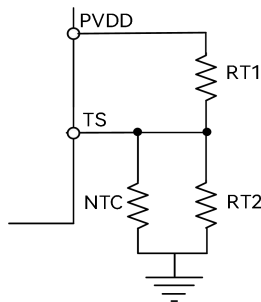


图 9-2 电池温度检测电路

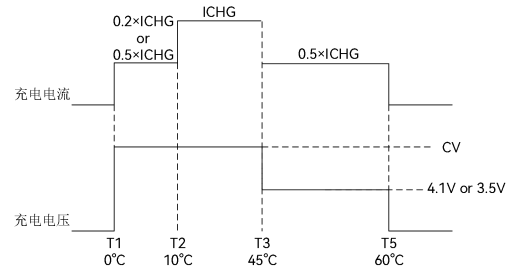


图 9-3 JEITA 概况

$$RT2 = \frac{V_{PVDD} \times NTC_{T1} \times NTC_{T5} \times \left(\frac{1}{VT1} - \frac{1}{VT5} \right)}{NTC_{T5} \times \left(\frac{V_{PVDD}}{VT5} - 1 \right) - NTC_{T1} \times \left(\frac{V_{PVDD}}{VT1} - 1 \right)}$$

$$RT1 = \frac{\left(\frac{V_{PVDD}}{VT1} - 1 \right)}{\frac{1}{RT2} + \frac{1}{NTC_{T1}}}$$

锂或磷酸铁锂电池工作温度范围选为 0°C ~ 60°C，则

$$NTC_{T1} = 28.22k\Omega$$

$$NTC_{T5} = 3.04k\Omega$$

$$VT1 = 73.5\% \times V_{PVDD}$$

$$VT5 = 37.75\% \times V_{PVDD}$$

$$\text{那么 } RT2 = 21k\Omega, RT1 = 4.3k\Omega$$

9.3.4 充电状态指示 (STAT)

KP653201 通过开漏管脚 STAT 来显示充电状态。STAT 上接一个发光二极管，由一个限流电阻上拉至 PVDD。

表 9-2 STAT 管脚状态

充电状态	STAT 管脚
正在充电	低
充电结束	高
HIZ 模式，睡眠模式，充电禁止	高
安全定时器计满并且电池电压高于充电阈值	高
充电管理芯片报错： 1. VBUS 过压 2. TS 冷/热报错 3. 电池过压 4. 芯片热关断 5. ICHG 管脚开路/短路 6. 安全定时器计满但电池电压低于充电阈值	以 1Hz 和 50% 占空比闪烁



9.4 保护功能

9.4.1 输入过压保护

KP653201 集成了输入过压的保护功能。输入过压阈值是 $V_{BUS_OVP_R}$ 。当发生输入过压时，转换器停止开关，安全定时器也停止计数。一旦 V_{BUS} 电压回到 $(V_{BUS_OVP_R}-V_{BUS_OVP_HYST})$ 以下，转换器就会恢复开关，安全定时器也会恢复计数。发生过压事件时， $PVDD$ 依然工作， $STAT$ 管脚会闪烁。

9.4.2 输入电压动态管理 (VINDPM)

当 KP653201 的输入电流超过电源的电流能力时，KP653201 通过减小充电电流来调节 V_{BUS} 电压，避免输入电源崩溃。 $VINDPM$ 动态跟踪电池电压，实际的 $VINDPM$ 是 V_{INDPM_MIN} 和 $(1.0783 \times V_{BAT} + 60mV)$ 中较高的一个。

9.4.3 输入电流限制

KP653201 有内置的电流限制。当输入电流超过阈值 I_{INDPM} 时，转换器占空比会降低，以减小输入电流。

9.4.4 逐周期电流限制

高侧 (HS) FET 的电流是逐周期限制的。一旦 HSFET 的峰值电流达到 I_{HSFET_OCP} ，HSFET 会关闭，直到电流降到阈值以下。

9.4.5 热调节和热关断

KP653201 检测结温 T_J ，以避免芯片过热，并限制芯片的表面温度。当内部结温超过热调限制 T_{REG} 时，KP653201 会降低充电电流。在热调节期间，平均充电电流通常低于设定的充电电流，截止电流功能被禁用，安全定时器也以一半的速率计时。

此外，KP653201 还内置了热关断功能，当芯片结温超过 T_{SHUT} 上升阈值时关闭充电管理芯片。当结温低于 T_{SHUT} 下降阈值时，充电管理芯片重新启用。在热关断期间，安全定时器停止计数，结温降至阈值以下时，安全定时器接着计数。

9.4.6 电池过压保护

当电池电压超过 $V_{BAT_OVP_R}$ 时，转换器停止开关，直到电池电压低于下降阈值 $V_{BAT_OVP_F}$ 。当发生电池电压过压时，安全定时器停止计数， $STAT$ 管脚闪烁报告故障，一旦电池电压降至下降阈值以下，定时器恢复。电池过压期间， BAT 管脚上有个 9mA 的泄放电流。

9.4.7 电池短路保护

当电池电压低于 V_{BAT_SHORT} 时，充电电流降为 I_{BAT_SHORT} 。

9.4.8 ICHG 管脚开路或短路保护

一旦检测到 $ICHG$ 开路或对地短路，充电管理芯片立即停止充电， $STAT$ 灯闪烁以报故障。上电时一旦检测到 $ICHG$ 管脚开路或对地短路，充电管理芯片终止上电过程，直到故障清除。

9.5 工作模式

KP653201 有禁用模式，HIZ 模式，睡眠模式，充电模式，截止模式和故障模式。不同模式的选择依赖于 V_{BUS} 电压，电池电压， EN 管脚设置， POL 管脚设置， $ICHG$ 管脚设置。表 9-3 列出了各种功能模式：



表 9-3 器件工作模式

模式	工作条件	PVDD LDO	充电使能	STAT 管脚
器件禁用	器件被禁用，POL 浮空，EN 拉高	关断	不充电	高
	器件被禁用，POL 拉低，EN 拉低	关断	不充电	高
HIZ 模式	器件被使能， $V_{BUS} < V_{BUS_UVLOZ}$	关断	不充电	高
睡眠模式	器件被使能， $V_{BUS} > V_{BUS_UVLOZ}$ ， $V_{BUS} < V_{BAT} + V_{SLEEPZ}$	开启	不充电	高
充电模式	器件被使能， $V_{BUS} > V_{BUS_LOWV}$ ， $V_{BUS} > V_{BAT} + V_{SLEEPZ}$ ， 无故障，充电未截止	开启	充电	低
充电截止模式	器件被使能， $V_{BUS} > V_{BUS_LOWV}$ ， $V_{BUS} > V_{BAT} + V_{SLEEPZ}$ ， 无故障，充电截止	开启	不充电	高
故障模式	V_{BUS_OVP} ， V_{BAT_OVP} ，TS 冷或热，结温热 关断，安全定时器故障，ICHG 管脚开 路或对地短路	开启	不充电	闪烁



10 应用指南

KP653201 典型应用包括对单节锂离子电池、锂聚合物、磷酸铁锂电池充电，它适用于的输入范围为 4.1V ~ 6.5V 的便携式电子设备和配件。该器件内部集成了输入反向阻断功率管 RBFET，高侧开关管 HSFET 和低侧开关管 LSFET。KP653201 直接接电池，同时对电池充电和系统负载供电。器件内部还集成了为高侧开关管供电的自举二极管。图 11 为典型应用电路。

10.1 设计要求

基于设计实例描述了详细的设计过程，表 10-1 列出了本设计实例主要参数。

表 10-1 设计实例主要参数

参数	目标值
输入电压	4.1V ~ 6.5V
输出电压	3.6V, 3.7V, 4.1V, 4.2V, 4.35V, 4.4V, 4.55V
额定输入电流	3.5A
额定输出电流	3A

10.2 充电电流设置

根据以下公式，充电电流由 ICHG 管脚的对地电阻设置：

$$I_{CHG}(A) = K_{ICHG}(A \cdot \Omega) / R_{ICHG}(\Omega)$$

K_{ICHG} 是一个系数，典型值是 50000(A·Ω)，在小电流设置时有轻微上浮。 R_{ICHG} 是 ICHG 管脚对地电阻。

10.3 充电电压设置

电池充电电压由 VCHG 对地电阻设定。在 PVDD 满足启动条件并在开启之前，VCHG 检测电路通过 VCHG 对地电阻来设置充电电压。VCHG 检测电路完成后会被禁用，并且充电电压不会因为 VCHG 对地电阻的改变而受影响。PVDD 重启时充电电压检测电路会再次启动。VCHG 设定如表 10-2 所示：

表 10-2 每节电池满电压设定

参数	R_{VCHG}	Target (V)
V_{BATREG}	$R_{VCHG} < 20k\Omega$ 通常 VCHG 短到地	3.6
	$R_{VCHG} > 140k\Omega$	3.7
	$50k\Omega < R_{VCHG} < 70k\Omega$ 60kΩ 典型值	4.1
	$30k\Omega < R_{VCHG} < 50k\Omega$ 40kΩ 典型值	4.2
	$70k\Omega < R_{VCHG} < 90k\Omega$ 80kΩ 典型值	4.35
	$90k\Omega < R_{VCHG} < 110k\Omega$ 100kΩ 典型值	4.4
	$110k\Omega < R_{VCHG} < 130k\Omega$ 120kΩ 典型值	4.55

10.4 电感选择

KP653201 工作频率为 1.2MHz，高的开关频率可使用感值小的电感和较少的输出电容，这里推荐使用 1μH 电感。

10.5 输入电容选择

为了保证输入电压的稳定，建议采用低 ESR 的 X7R 陶瓷电容，并尽可能的靠近输入管脚放置。滤波电容的耐压值要高于输入最大额定电压，为了减小输入电压纹波和满足输入电压插拔的要求，建议采用一个 1μF 陶瓷电容和一个 RC ($R = 1\Omega$, $C = 10\mu F$) 并联，电容耐压值至少为 16V。对于存在 24V 热插拔的场合，为了抑制输入插拔时电压过冲，建议采用一个 RC ($R = 1.5\Omega$, $C = 10\mu F$) 和一个 1μF 的电容并联，电容耐压值至少为 35V。

10.6 输出电容选择

无论在任何情况下，都应该保证系统的稳定性。为了保证输出的稳定和减小输出纹波电压，电池端对地至少外接 4.7μF/10V X7R 的陶瓷电容。

10.7 PVDD 电容选择

为了保证 PVDD LDO 的可靠性，PVDD 管脚对地陶瓷电容不超过 2μF，一般建议放置一个 1μF/10V (不超过 2μF) X7R 的陶瓷电容。



10.8 PCB 布局指南

在高频开关电源中, 合理的 PCB 布局可以有效的阻止电子和磁性器件的辐射、以及高频谐振的问题。为了获得最佳的性能, PCB 布局及走线需要注意以下几点:

1. 输入电容、PVDD 电容分别尽可能靠近管脚 VBUS 和 PVDD; R_{VCHG} , R_{ICHG} 分别靠近管脚 VCHG 和 ICHG。
2. 输出电容尽可能靠近芯片 BAT 管脚和 PGND 管脚; 自举电容 C_{BST} 尽可能靠近管脚 SW 和 BST。
3. SW 管脚到电感输入管脚的走线尽可能短, SW 网络覆铜面积尽可能小, 以减小对周围电

路的辐射, SW 在单层走线。

4. 对于大充电电流的场合, 从输入到输出路径需覆铜减小线路阻抗, GND 的覆铜面积尽可能大, 以使芯片更好的散热, 降低功率损失。
5. 当 POL 浮空时, 建议 POL 管脚被地环绕以避免被干扰; PIN8 可接地或浮空, 当 PIN8 浮空时, 建议被地环绕避免被干扰。
6. 芯片背面的热焊盘需接至 PCB 板的 PGND, 确保热焊盘有至少 5 个过孔 (中心一个, 四周各一个) 接至其他层的地平面, PGND 管脚在顶层接到热焊盘上, 并且保证顶层热焊盘下面 PGND 铜皮面积尽可能大, 空间允许时此处铜皮开窗, 以降低重载下芯片的温度。

10.9 典型工作特性

除非另有说明, 以下皆在 $V_{BUS} = 5V$, $T_A = 25^\circ C$, $L_1 = 1\mu H$, $R_{DCR} = 20m\Omega$, $C_{BUS} = 10\mu F$, $C_{BAT} = 4.7\mu F$ 条件下测试得出。



图 10-1 由 VBUS 触发的充电启动
 $V_{BUS} = 5V$, $V_{BAT} = 3.7V$, $ICHG = 2A$

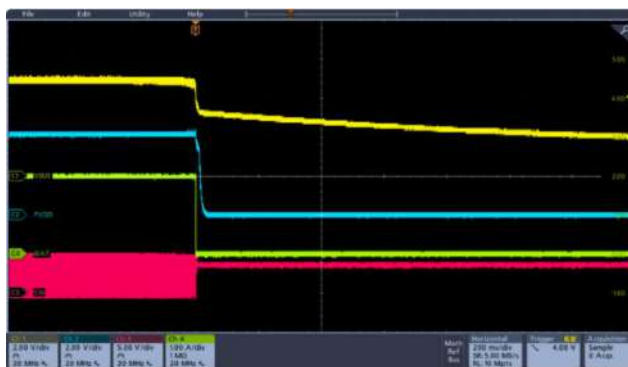


图 10-2 由 VBUS 触发的充电关闭
 $V_{BUS} = 5V$, $V_{BAT} = 3.7V$, $ICHG = 2A$



图 10-3 由 EN 管脚触发的充电使能
 $V_{BUS} = 5V$, $V_{BAT} = 3.7V$, $ICHG = 2A$



图 10-4 由 EN 管脚触发的充电禁止
 $V_{BUS} = 5V$, $V_{BAT} = 3.7V$, $ICHG = 2A$

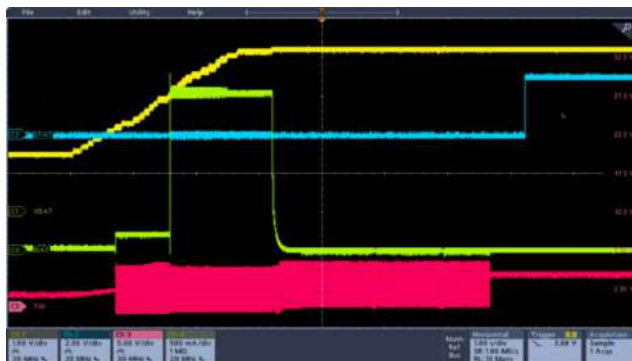


图 10-5 充电周期
VBUS = 5V, V_{BATREG} = 4.2V,
ICHG = 2A, VBAT = 1.5V ~ 4.2V



图 10-6 上电时进入 VINDPM
VBAT = 3.7V, ICHG = 2A, 插入 5V/1A VBUS



图 10-7 VBUS OVP
VBUS = 6V, VBAT = 3.7V, ICHG = 2A,
VBUS 突变到 7V



图 10-8 将 ICHG 短路到地以禁止充电
VBUS = 5V, VBAT = 3.7V, ICHG = 2A

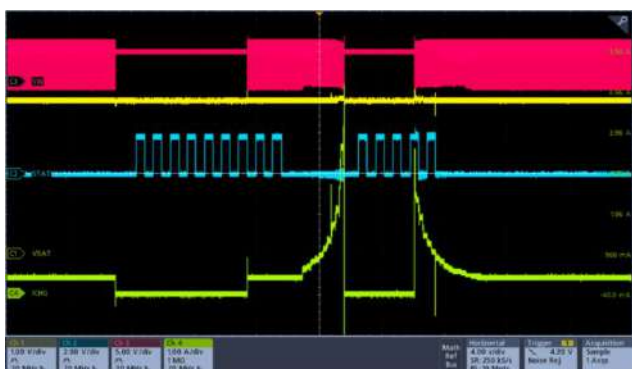


图 10-9 RICHG 变化时的充电状态
VBUS = 5V, VBAT = 3.8V, 充电使能



图 10-10 充电时的板级温度
VBUS = 5V, VBAT = 3.8V, ICHG = 2A



11 典型应用电路

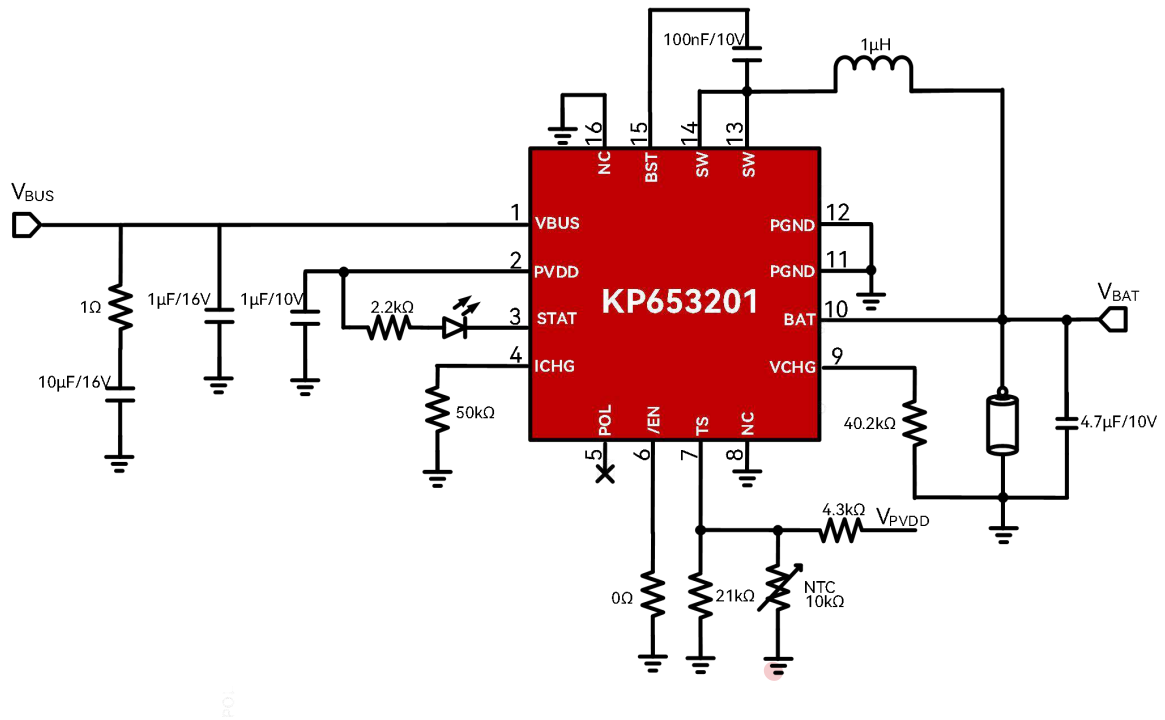


图 11-1 $V_{BUS} = 5V$, $V_{BAT} = 4V$, $I_{BAT} = 1A$

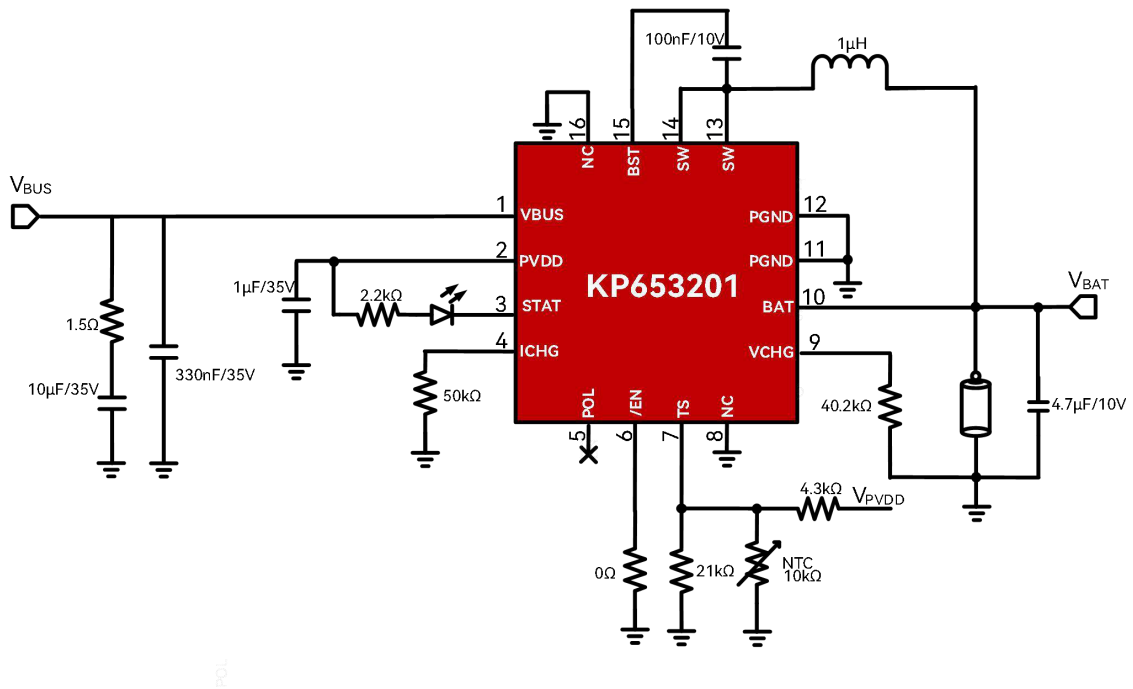
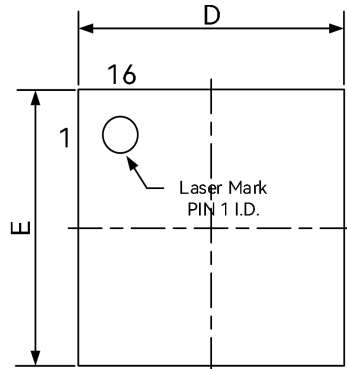


图 11-2 $V_{BUS} = 5V$, $V_{BAT} = 4V$, $I_{BAT} = 1A$, 24V Hot Plug Application

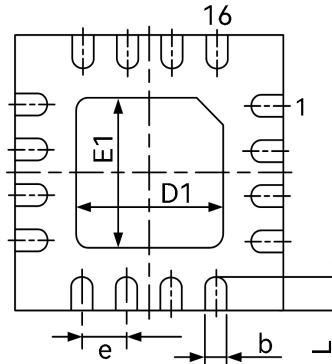


12 封装尺寸

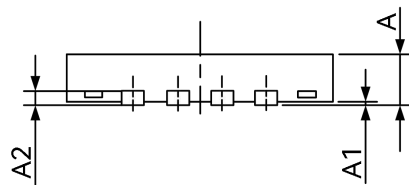
QFN3×3-16



Top View



Bottom View



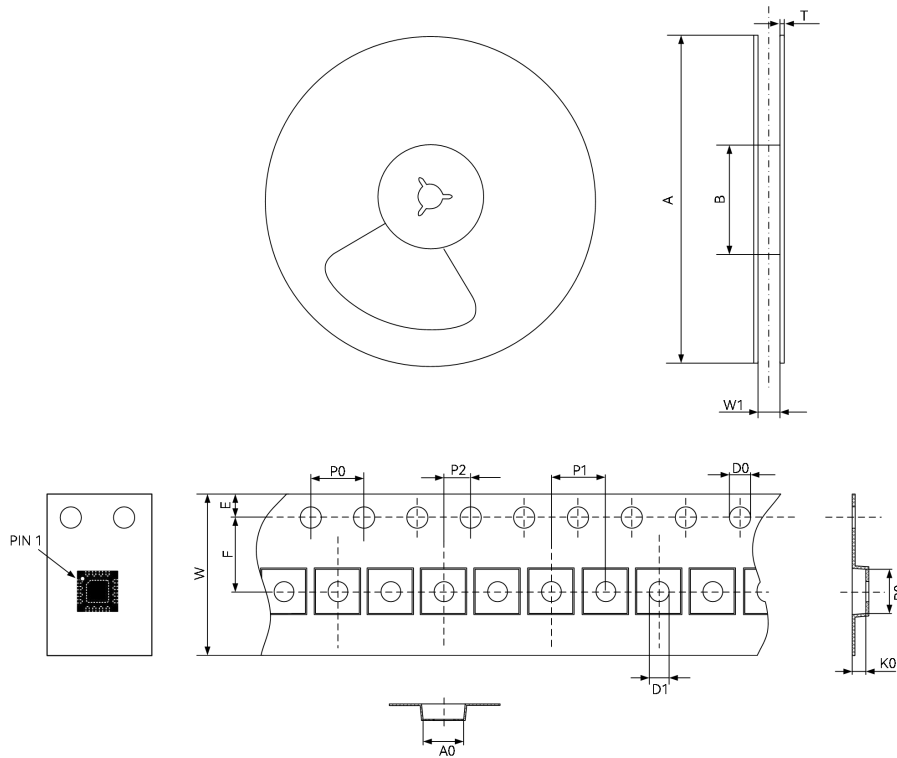
Front View

符号	尺寸 (毫米)			尺寸 (英寸)		
	最小	典型	最大	最小	典型	最大
A	0.700	0.750	0.800	0.028	0.029	0.032
A1	0.000	-	0.050	0.000	-	0.002
A2	0.173	0.203	0.253	0.007	0.008	0.010
b	0.200	0.250	0.300	0.008	0.010	0.012
D	2.900	3.000	3.100	0.114	0.118	0.122
D1	1.800	1.900	2.000	0.071	0.075	0.079
E	2.900	3.000	3.100	0.114	0.118	0.122
E1	1.800	1.900	2.000	0.071	0.075	0.079
e	0.500 (BSC)			0.200 (BSC)		
L	0.200	0.300	0.400	0.008	0.012	0.016



13 编带和卷盘信息

QFN3×3-16



卷盘尺寸 (mm)

A	B	W1	T
Φ178	Φ60±0.2	12 ⁺¹ ₋₀	1.5±0.2

编带尺寸

符号	尺寸 (mm)	符号	尺寸 (mm)
A0	3.23±0.10	E	1.75±0.10
B0	3.23±0.10	F	5.50±0.05
K0	1.05±0.10	W	12.00±0.30
P0	4.00±0.10	D0	1.50 ^{+0.10} _{-0.00}
P1	4.00±0.10	D1	1.50 ^{+0.10} _{-0.00}
P2	2.00±0.10		